

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **10-293564**

(43)Date of publication of application : **04.11.1998**

(51)Int.Cl. G09G 3/36
G02F 1/133

(21)Application number : **09-103303** (71)Applicant : **TOSHIBA CORP**

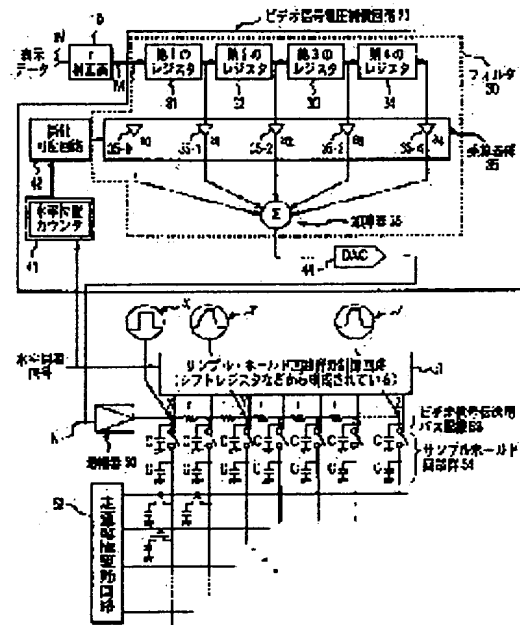
(22)Date of filing : **21.04.1997** (72)Inventor : **SHIMIZU KAN**

(54) DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To suppress the distortion of a video signal on a bus for video signal transmission mainly due to the wiring resistance and the stray capacity by arranging a filter having a variable frequency-amplitude characteristic by receiving the input of a horizontal synchronizing signal and being corresponding to the elapsed time from the input of a horizontal synchronizing signal.

SOLUTION: The coefficient a_0 of the input of a first register 31 and the respective coefficients a_1 – a_4 on the output sides of a first to a fourth registers 31–34 are multiplied by a 0th to a fourth multipliers (35–0)–4, respectively, and summed up in an adder 36. By successively changing the frequency–amplitude characteristic of a transversal filter 30 arranged on the input side of a video signal transmission bus wiring 53, the distortion of the signal on the video signal transmission bus wiring 53 is compensated. The compensated data are converted to a compensated video signal in a DA converter 44 and amplified by an amplifier 50, thereafter, inputted to the input terminal X of the video signal transmission bus wiring 53 and drives the video signal transmission bus wiring 53.



THIS PAGE BLANK (USPTO)

LEGAL STATUS

[Date of request for examination] 09.04.2004

[Date of sending the examiner's
decision of rejection]

[Kind of final disposal of application
other than the examiner's decision
of rejection or application
converted registration]

[Date of final disposal for
application]

[Patent number]

[Date of registration]

[Number of appeal against
examiner's decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-293564

(43) 公開日 平成10年(1998)11月4日

(51) Int.Cl.⁶

識別記号

F I

G 0 9 G 3/36

G 0 9 G 3/36

G 0 2 F 1/133

5 5 0

G 0 2 F 1/133

5 5 0

審査請求 未請求 請求項の数 4 O L (全 13 頁)

(21) 出願番号

特願平9-103303

(22) 出願日

平成9年(1997)4月21日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 清水 簡

神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内

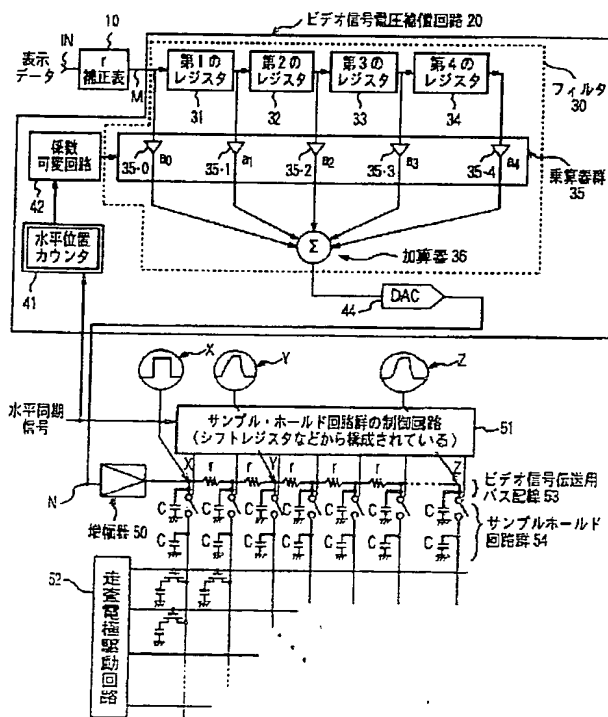
(74) 代理人 弁理士 佐藤 一雄 (外3名)

(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】 主として配線抵抗と浮遊容量に起因するビデオ信号伝送用バス上におけるビデオ信号の歪みを抑制することが可能な構成のマトリクス型表示素子のビデオ信号電圧補償回路を提供する。

【解決手段】 本発明に係るマトリクス型表示素子のビデオ信号電圧補償回路は、サンプル・ホールド回路群が接続されたビデオ信号伝送用バス配線の前段に配設されたビデオ信号電圧補償回路であって、サンプル・ホールド回路群にビデオ信号を供給するビデオ信号伝送用バス配線上で生ずるビデオ信号の波形の歪みを補償する機能を有し、かつ、補償に関する係数が外部入力により変更可能なフィルタと、ビデオ信号伝送用バス配線のいずれの位置に接続されているサンプル・ホールド回路が動作中であるかに応じて、フィルタの補償に関する係数を変更する外部入力が発生する係数可変回路とを備えたものである。



【特許請求の範囲】

【請求項1】外部から入力されるビデオ信号を伝送するビデオ信号伝送バスと、前記ビデオ信号伝送バスに接続され、前記ビデオ信号を水平同期信号に同期したタイミングでサンプリングするサンプリング回路と、前記サンプリング回路から出力されるサンプルされたビデオ信号をスイッチング素子を介して画素容量に伝達する複数の信号線とを具備した表示装置において、前記ビデオ信号伝送バスの入力側には、前記水平同期信号の入力を受け該水平同期信号の入力からの経過時間に対応して周波数－振幅特性が可変なフィルタが配置されていることを特徴とする表示装置。

【請求項2】前記フィルタは、トランスバーサル・フィルタであることを特徴とする請求項1記載の表示装置。

【請求項3】前記フィルタは、前記水平同期信号を逡倍した信号をカウントするカウンタからの出力信号に応じて周波数－振幅特性を変更することを特徴とする請求項1記載の表示装置。

【請求項4】前記サンプリング回路は列設された複数のアナログスイッチよりなり、該アナログスイッチは前記水平同期信号を逡倍した信号によってサンプリング動作のタイミングを制御されることを特徴とする請求項3記載の表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ビデオ信号を順次サンプル・ホールドして表示素子の信号線を駆動するアクティブマトリクス型液晶表示素子等のマトリクス型表示素子の駆動回路に付加されるビデオ信号電圧補償回路を備えた表示装置に関し、特に、サンプル・ホールド回路群にビデオ信号を供給するバス配線上におけるビデオ信号波形の歪みが問題となる比較的大型のマトリクス型表示素子に好適なものである。

【0002】

【従来の技術】従来、対角サイズ30cm程度の液晶表示素子において、ビデオ信号を順次サンプル・ホールドして液晶表示素子の信号線を駆動する構成を採用する場合は、サンプル・ホールド回路の動作速度が不足するので、ビデオ信号伝送用の配線本数を増加させてビデオ信号の伝送を並列化し、ビデオ信号の帯域幅を狭小化していた。

【0003】例えば、「信号入力がCRT互換なアナログ方式ドライバ出力のバラつき20mVで実現（フラットパネル・ディスプレイ1994；pp173-176（日経BP社1993年12月10日））」では、ビデオ信号伝送用の配線本数を従来の8倍の24本に増加させてビデオ信号の伝送を並列に行い、ビデオ信号の帯域幅を8分の1に狭小化している。これにより、サンプル・ホールド回路に対する動作速度の要求を軽減していた。

【0004】

【発明が解決しようとする課題】しかしながら、上記従来技術の構成では、ビデオ信号伝送用の配線本数が多いので、表示素子の表示部周囲の額縁部分の面積が増加する、ビデオ信号を出力する回路数が増加して製造コストが増大する、という問題があった。

【0005】ビデオ信号伝送用バス配線の本数を低減し又は増加しないようにすると、ビデオ信号のサンプル・ホールド回路群の動作速度が問題となるが、この問題は別途解決可能なのでここでは扱わない。

【0006】ビデオ信号伝送用バス配線の本数を低減するときのもう一つの問題は、ビデオ信号伝送用バス上でのビデオ信号の歪みや信号相互間の干渉である。ビデオ信号伝送バスは、マトリクス型表示素子の表示部の1辺と平行に配設するので、マトリクス型表示素子の対角サイズが大きくなるほど長くなり、その結果、ビデオ信号の歪みが大きくなり、平行して伝送されるビデオ信号相互間の干渉も大きくなる。

【0007】特に、ビデオ信号伝送用バス配線に、ガラス基板上の薄膜電極を用いた場合、配線の抵抗値は例えば1k Ω 程度と大きく、ビデオ信号の歪みが無視できなくなる。

【0008】図4は、従来のアクティブマトリクス型液晶表示素子の構成を示した説明図である。

【0009】図4のアクティブマトリクス型液晶表示素子は、以下のように構成されている。即ち、表示データとしてのビデオ信号が入力される入力端子INに接続された γ 補正回路10と、 γ 補正回路10の出力側に接続されたDA変換器40と、DA変換器40の出力側に接続されたビデオ・バス駆動回路60とが、ビデオ信号伝送用バス配線53の入力端に接続されている。ビデオ信号伝送用バス配線53には、サンプル・ホールド回路群の制御回路51により制御されるサンプル・ホールド回路群54を介して一定間隔ごとのタップ位置に信号線が接続されている。また、走査電極駆動回路52により制御される走査電極を有する走査線が信号線に交差するように配設され、走査電極駆動回路52により各走査線の走査電極を順次駆動することにより、画素電極にビデオ信号が印加され、画像を表示し得る構成となっている。

【0010】ビデオ信号伝送用バス配線53には比較的大きい抵抗があり、例えば図4に示したように各信号線間ごとに抵抗 $r\Omega$ と浮遊容量を有しているものとする、その抵抗によりパルス信号が入力されたときのノードX0、Y0、Z0における信号波形に歪みが生じ、図4中に示したような波形になる。即ち、ビデオ信号伝送用バス配線53の入力端に位置するノードX0における信号波形には入力されたパルス信号波形がそのまま現れるが、ビデオ信号伝送用バス配線53の入力端と末端との中間に位置するノードY0における信号波形にはビデオ

オ信号伝送用バス配線53の抵抗と浮遊容量による歪みが現れ、ビデオ信号伝送用バス配線53の末端に位置するノードZ0における信号波形にはビデオ信号伝送用バス配線53の抵抗と浮遊容量による歪みはさらに大きく現れる。即ち、ビデオ信号伝送用バス配線53の入力端から離れたタップ位置ほど信号波形の歪みが大きくなる。

【0011】本発明は、上記問題に鑑みてなされたもので、その目的は、主として配線抵抗と浮遊容量に起因するビデオ信号伝送用バス上におけるビデオ信号の歪みを抑制することが可能な構成の表示装置を提供することである。

【0012】

【課題を解決するための手段】本発明に係る表示装置は、ビデオ信号をサンプル・ホールド回路群で順次サンプルして液晶表示素子の信号線群を駆動する構成の駆動回路を用いて、例えば表示部の対角サイズ25cm以上の液晶表示素子を駆動する場合に、以下のような構成を採用することにより、解像度を劣化させることなくビデオ信号伝送用バス配線の本数を可能な限り低減できるようにするものである。

【0013】ビデオ信号伝送用バス上におけるビデオ信号の歪みや異なるバス上のビデオ信号相互間の干渉は、予め計算又は実験によって知ることができるので、歪みの補償又は干渉の軽減を行った信号を用いてビデオ信号伝送用バスを駆動することにより、歪み及び干渉のないビデオ信号をサンプル・ホールド回路群に供給できると考えられる。

【0014】しかし、ビデオ信号伝送用バス上の信号の歪みはバス上のタップ位置によって異なるので、各サンプル・ホールド回路が接続されるすべての位置で同時に信号の歪みがなくなるような補償はできない。

【0015】一方、各サンプル・ホールド回路は、一時に動作せずに、表示位置に対応したサンプル・ホールド回路が順次サンプル動作する。

【0016】そこで、本発明に係る表示装置においては、ビデオバスの入力側に、水平同期信号の入力を受けこの水平同期信号の入力からの経過時間に対応して周波数－振幅特性を変化させることのできるフィルタを配置する。すなわち、水平同期信号の入力からの経過時間をはかることにより、フィルタに入力された映像信号が、バスに接続されたいずれのサンプリング素子によってサンプリングされるかが判断される。そしてフィルタはその周波数－振幅特性を自動調節することによって、入力された映像信号のレベルを適正な値に補償してビデオバスに出力することができる。ビデオ信号伝送用バス上のビデオ信号の歪みをバスの全長にわたって補償することは不可能であるが、ある特定の時点ではバスの特定位置に対して与えられる信号しか用いられないことを利用して、実質的にバスの全長にわたって信号の歪みの補償及

び干渉の軽減を行うことが、本発明に係る表示装置の特徴である。即ち、上述のように、実質的にビデオ信号伝送用バスの全長にわたってバスで生ずる信号の歪みの補償や干渉の軽減をするために、ビデオ信号伝送用バス配線のどの位置に接続されているサンプル・ホールド回路が動作中であるかによって信号の歪みの補償や干渉の軽減を行うフィルタの周波数－振幅特性を変える。本発明におけるフィルタとしては例えばトランスバーサル・フィルタを用いることができる。

【0017】上記のトランスバーサル・フィルタは、通信技術分野で用いられているものである。トランスバーサル・フィルタの係数を可変にすること自体も、普通に行われており、送信機と受信機との相性、選択された伝送路の特性、伝送路の特性のドリフト等を補償するために、トランスバーサル・フィルタの係数は可変となっており、調節が行われる。しかし、従来、通信技術分野で用いられてきたトランスバーサル・フィルタは、上記各種の補償のために係数が適当に変更され設定されて伝送路に組み込まれた後は、当該係数は固定された状態となる。即ち、伝送路を伝送する信号電圧や送信機・受信機の動作等に応じて逐次変更されることはない。

【0018】これに対して、本発明に係る表示装置においては、トランスバーサル・フィルタを用いた場合、ビデオ信号伝送用バス配線のどの位置に接続されているサンプル・ホールド回路が動作中であるかによって信号の歪みの補償や干渉の軽減を行う補償回路中のトランスバーサル・フィルタの周波数－振幅特性を逐次変更していく点に特徴がある。

【0019】ビデオ信号伝送用バス配線の末端で生ずる信号の反射による歪みを補償するために、トランスバーサル・フィルタの係数を最適化し、又は、機能を限定してもよい。

【0020】但し、ビデオ信号伝送用バス配線の抵抗が小さく、バス配線の末端が開放されている場合、開放端でビデオ信号が反射され、バス上を進む信号と反射された信号とが合成されて、バス上のビデオ信号波形が歪む。そこで、多重反射を防ぐためにバスの駆動回路は、バスの特性インピーダンスとできるだけ整合させておくといよい。

【0021】また、ビデオ信号伝送用バス配線の抵抗と浮遊容量とによって生ずる信号の歪みを補償するために、トランスバーサル・フィルタの係数を最適化し、又は、機能を限定し、あるいは、両方を組み合わせてもよい。

【0022】さらに、サンプル・ホールド回路が単純なスイッチとホールド・キャパシタのみから構成されており、かつ、ビデオ信号伝送用バス配線とサンプル・ホールド回路との間に干渉増幅器が挿入されていない場合は、サンプル・ホールド回路群にビデオ信号のサンプル動作を開始させる前に、総てのサンプル・ホールド回路

BEST AVAILABLE COPY

に同じ電圧をサンプル・ホールドさせることが望ましい。但し、このような回路構成では、以前にサンプル・ホールドした電圧が残存していた場合、バス配線の浮遊容量が変化して見え、信号の歪みの補償がうまくいかないこともある。

【0023】また、例えば、カラー表示のために3原色に対応したビデオ信号伝送用バス配線が平行して配設されている場合には、各バス配線で伝送される信号間の干渉を軽減する回路を設ける。ビデオ信号相互間の干渉は、ビデオ信号バスの入力端から離れるほど大きくなるので、バス配線上のどの位置に接続されているサンプル・ホールド回路が動作中かによって、上記干渉を軽減する回路の係数を変える。

【0024】上記トランスバーサル・フィルタの各タップの係数の変更は、動作中のサンプル・ホールド回路が接続されているタップ位置ごとに行う必要はなく、ビデオバス配線の全長を数個の領域に分割してそれらの領域ごとに行えばよい。さらに、領域の分割の仕方は、ビデオバスの入力端から離れるほど分割領域の長さを粗くしてもよい。

【0025】

【発明の実施の形態】以下、本発明に係る表示装置の実施の形態について、図面を参照しながら説明する。

【0026】図1は、本発明に係る表示装置の第1の実施の形態の回路構成図である。

【0027】本発明に係る表示装置の構成を適用した図1のアクティブマトリクス型液晶表示素子は、以下のように構成されている。即ち、表示データとしてのビデオ信号が入力される入力端子INに接続された γ 補正表回路10と、 γ 補正表回路10の出力側に接続された本発明に係るビデオ信号電圧補償回路20と、ビデオ信号電圧補償回路20の出力側に接続された増幅器50とが、ビデオ信号伝送用バス配線53の入力端に接続されている。ビデオ信号伝送用バス配線53には、サンプル・ホールド回路群の制御回路51により制御されるサンプル・ホールド回路群54を介して一定間隔ごとのタップ位置に信号線が接続されている。また、走査電極駆動回路52により制御される走査電極を有する走査線が信号線に交差するように配設され、走査電極駆動回路52により各走査線の走査電極を順次駆動することにより、画素電極にビデオ信号が印加され、画像を表示し得る構成となっている。

【0028】本発明に係る表示装置のビデオ信号電圧補償回路20は、以下のように構成されている。即ち、サンプル・ホールド回路群54のうちのどのサンプル・ホールド回路が動作中であることを識別するためのカウントを行う水平位置カウンタ41と、水平位置カウンタ41のカウント値に応じて、信号電圧補償を行うフィルタの補償に関する係数、即ち、フィルタを構成する乗算器群の乗算の10ビット幅の係数の変更を行う係数可変回路

42と、 γ 補正表回路10の出力側に接続され、ビデオ信号電圧の補償を行うフィルタ30と、フィルタ30の出力側に接続された8ビットのD/A変換器44とから本発明に係る表示装置のビデオ信号電圧補償回路20は構成されている。

【0029】フィルタ30は、前述のように、トランスバーサルフィルタであり、 γ 補正表回路10の出力側に縦列接続された8ビット幅の第1乃至第4のレジスタ31乃至34と、第1のレジスタ31の入力及び第1乃至第4のレジスタ31乃至34の出力がそれぞれ入力される第0乃至第4の乗算器35-0乃至4からなる乗算器群35と、乗算器群35の各出力を加算する加算器36とから構成されている。

【0030】ビデオ信号電圧補償回路20への入力、即ちノードMを通過する信号は、入力端子INから入力された表示データを非線形な γ 補正表回路10で予めデータ変換した液晶駆動電圧データである。また、ビデオ信号電圧補償回路20の出力は、後述のように補償されたビデオ信号であり、ノードNを通過する補償されたビデオ信号は増幅器50で増幅された後、ビデオ信号入力を順次サンプル・ホールドするサンプル・ホールド回路群54を有するTFT液晶表示素子のビデオ信号伝送用バス配線53に伝送される。

【0031】前述のように、ビデオ信号伝送用バス配線は、各信号線間ごとに抵抗 $r\Omega$ と浮遊容量を有しており抵抗が大きいため、ビデオ信号をそのまま伝送すると、信号に歪みが生ずる。そこで、ビデオ信号電圧補償回路20は、サンプル・ホールド回路群54のうちサンプル・ホールド動作中のサンプル・ホールド回路が接続されているビデオ信号伝送用バス配線53のタップ位置でのビデオ信号の歪みが小さくなるようにビデオ信号電圧を補償する。但し、サンプル・ホールド回路は、スイッチが開く直前のビデオ信号電圧をホールドするので、サンプル・ホールド回路のスイッチが開く直前のみで、当該サンプル・ホールド回路のタップ位置に対してビデオ信号電圧が補償されていればよい。この補償は、後述するようにビデオバスの入力側に配置されたフィルタの周波数-振幅特性を逐次変えることで達成される。

【0032】以下、本発明に係る表示装置のビデオ信号電圧補償回路20の動作について、説明する。第1乃至第4のレジスタ31乃至34はシフト・レジスタであり、表示データが入力されるごとにシフト・レジスタから出力される表示データは周期的に更新される。第1のレジスタ31の入力には係数 a_0 、第1乃至第4のレジスタ31乃至34の出力にはそれぞれ係数 $a_1 - a_4$ が第0乃至第4の乗算器35-0乃至4によってそれぞれ掛けられて加算器36で合計される。その結果、トランスバーサル・フィルタ30によってビデオ信号伝送用バス配線53での信号の歪みが補償される。この補償されたデータはD/A変換器44で補償されたビデオ信号に変

換され、増幅器50で増幅された後、ビデオ信号伝送用バス配線53の入力端Xに入力され、ビデオ信号伝送用バス配線53を駆動する。

【0033】ビデオ信号の歪み具合は、ビデオ信号伝送用バス配線53上のタップ位置によって異なるので、第0乃至第4の乗算器35-0乃至4の係数 $a_0 - a_4$ を、サンプル・ホールド回路群54のうちのいずれのタップに接続されたサンプル・ホールド回路が動作中かによって変更する。各係数の変更は、水平位置カウンタ41と係数可変回路42で制御する。

【0034】サンプル・ホールド回路群54は、図1の左端の回路から順次サンプル・ホールド動作させるので、水平カウンタ41で左端から何番目の画素、即ち何番目のサンプル・ホールド回路に対応する表示データが入力されたかをカウントする。即ち水平カウンタには水平同期信号が入力され、水平カウンタは水平同期信号を逡倍した信号をカウントする。サンプル・ホールド回路はこの逡倍信号に同期して順次サンプリング動作をするため、結果としてサンプリング位置に対応した表示信号の補償を行う係数可変回路42は、例えばサンプル・ホールド回路群54のうちの左端側8分の1のサンプル・ホールド動作が終了した時点及び左端側の2分の1のサンプル・ホールド動作が終了した時点で第0乃至第4の乗算器35-0乃至4の係数 $a_0 - a_4$ を変更する。

【0035】第0乃至第4の乗算器35-0乃至4の係数 $a_0 - a_4$ は以下のように決定する。

【0036】ビデオ信号伝送用バス配線53上におけるサンプル・ホールド回路が接続されるタップ位置それぞれについて、インパルス応答に相当するものを求める。即ち、幅がサンプリング周期に等しい方形パルスのビデオ信号に対する過渡応答をサンプリング周期ごとに求める。但し、DA変換器44とその出力ノードNに接続される増幅器50の過渡応答と、ビデオ信号伝送用バス配線53の過渡応答とが含まれるようにする。DA変換器44やサンプル・ホールド回路の動作には遅れがあるので、

$$\begin{aligned} h_n &= 0.792 f_n + 0.165 f_{n-1} + 0.034 f_{n-2} \\ h_{n-1} &= 0.01 f_n + 0.792 f_{n-1} + 0.165 f_{n-2} + 0.034 f_{n-3} \\ h_{n-2} &= 0.01 f_{n-1} + 0.792 f_{n-2} + 0.165 f_{n-3} + 0.034 f_{n-4} \\ h_{n-3} &= 0.01 f_{n-2} + 0.792 f_{n-3} + 0.165 f_{n-4} + 0.034 f_{n-5} \\ h_{n-4} &= 0.01 f_{n-3} + 0.792 f_{n-4} + 0.165 f_{n-5} + 0.034 f_{n-6} \\ h_{n-5} &= 0.01 f_{n-4} + 0.792 f_{n-5} + 0.165 f_{n-6} + 0.034 f_{n-7} \\ h_{n-6} &= 0.01 f_{n-5} + 0.792 f_{n-6} + 0.165 f_{n-7} + 0.034 f_{n-8} \\ h_{n-7} &= 0.01 f_{n-6} + 0.792 f_{n-7} + 0.165 f_{n-8} + 0.034 f_{n-9} \end{aligned}$$

と表せ、これを解くと、

$$\begin{aligned} f_{n-3} &= -0.016 h_{n-2} + 1.269 h_{n-3} - 0.263 h_{n-4} + 0.011 h_{n-6} \\ f_{n-4} &= -0.016 h_{n-3} + 1.269 h_{n-4} - 0.263 h_{n-5} + 0.011 h_{n-7} \end{aligned}$$

となるので、元の信号を過渡応答 h_n によって f_n を

$$f_n = -0.016 h_{n+1} + 1.269 h_n - 0.263 h_{n-1} + 0.011 h_{n-3}$$

で近似できることが分かる。結局、第0乃至第4の乗算器35-0乃至4の係数 a_0 乃至 a_4 は、 $a_0 = -0.01$

で、サンプル・ホールド回路群54の平均の出力が最大となるようにDA変換器44とサンプル・ホールド回路の動作位相を振って設定する。インパルス応答に相当するものを求める手段は、シミュレーションでも実験でもよい。サンプル・ホールド回路は、そのスイッチを制御するパルス信号の突き抜けによってオフセット電圧を生ずるので、極性の反転した2種類の信号に対応する応答の平均値を用いることに注意を要する。

【0037】次に、各タップを過渡応答が互いに近い隣接タップ群に分割し、隣接タップ群中の過渡応答を平均し、この過渡応答を補償するためのトランスバーサル・フィルタ30の係数を計算し、トランスバーサル・フィルタ30で補償された場合における各サンプル・ホールド回路にホールドされる電圧を計算する。補償した結果が、例えば256階調の1ステップ分よりも誤差が大きい場合は、隣接タップ群の分割を細かくしてトランスバーサル・フィルタの係数を計算し直し、ビデオ信号の歪みが十分に補償されるようにする。

【0038】各隣接タップ群についてのインパルス応答に相当するものからトランスバーサル・フィルタ30の係数を計算する方法は、概略次の通りで、「デジタルフィルタデザイン：デジタル信号処理シリーズ3」（昭晃堂、昭和62年4月初版）の「1. 1. 2 波形等化フィルタ」の章に記載された方法により容易に導き出せる。

【0039】インパルス応答に相当するものが、例えば、 $\{0.01, 0.792, 0.165, 0.034\}$ であったと仮定する。但し、この応答は、サンプリング周波数が3dB帯域幅の約4倍であった場合の応答である。また、第1項の0.01は、サンプル・ホールド回路のホールド動作の遅れによって生ずる応答で、目的の信号の次に来る信号に対する応答である。

【0040】元の信号を f_n 、過渡応答を $h_{n-1} = 0.01$ 、 $h_n = 0.792$ 、 $h_{n+1} = 0.165$ 、 $h_{n+2} = 0.034$ とすると（ f 、 h の添え字は時刻を示す）、

$$6, a_1 = 1.269, a_2 = -0.263, a_3 = 0, a_4 = 0.011 \text{ となる。}$$

【0041】但し、上記連立方程式では、 f_n に対する応答 h_{n+1} と h_{n+2} を0とみなし、 f_{n-9} に対する応答 h_{n-10} 、 h_{n-9} と h_{n-8} を0とみなしているため、 f_n 、 f_{n-1} 、 f_{n-9} 、 f_{n-8} 等の両端に近い解は誤差が大きい。よって、 f_{n-3} 、 f_{n-4} 等の中程の項の解を使用し、かつ、それらの解の差が小さいことを確認して使用する。

【0042】ビデオ伝送用バス配線53の入力端即ちノードXでは信号波形がほとんど歪まず、末端即ちノードZに近いほど信号波形の歪みが大きくなる。例えば、図1の左端側8分の1までのタップにおける f_n に対するインパルス応答に相当する応答が $h_{n+1}=0$ 、 $h_n=1$ 、 $h_{n-1}=0$ 、 $h_{n-2}=0$ で近似でき、次の左端側2分の1までのタップにおける f_n に対するインパルス応答に相当する応答が $h_{n+1}=0$ 、 $h_n=0.957$ 、 $h_{n-1}=0.0413$ 、 $h_{n-2}=0.00018$ で近似でき、右端側半分のタップにおける f_n に対するインパルス応答に相当する応答が $h_{n+1}=0.01$ 、 $h_n=0.792$ 、 $h_{n-1}=0.165$ 、 $h_{n-2}=0.034$ で近似できる。タップ位置によって信号

入力	レジスタ1	レジスタ2	レジスタ3	レジスタ4	補正出力
係数=0	係数=1	係数=0	係数=0	係数=0	
0V	—	—	—	—	—
0V	0V	—	—	—	—
0V	0V	0V	—	—	—
0V	0V	0V	0V	—	—
0V	0V	0V	0V	0V	0V
0V	0V	0V	0V	0V	0V
1V	0V	0V	0V	0V	0V
0V	1V	0V	0V	0V	1V
0V	0V	1V	0V	0V	0V
0V	0V	0V	1V	0V	0V
0V	0V	0V	0V	1V	0V

左端側8分の1のタップ位置では補正されたビデオ電圧がそのままタップに伝わるので、隣接するサンプル・ホールド回路で {0V, 0V, 0V, 1V, 0V, 0V, 0V} が順次サンプルされる。目的の電圧、即ち入力と等しい電圧がサンプル

波形の歪み具合が違うので、同時に全タップ位置での波形の歪みを補償することはできない。

【0043】上記係数計算方法によって、第0乃至第4の乗算器35-0乃至4の係数 a_0 乃至 a_4 を計算すると、左端側8分の1までのタップに対応する各乗算器の係数は、 $a_0=0$ 、 $a_1=1$ 、 $a_2=0$ 、 $a_3=0$ 、 $a_4=0$

次の左端側2分の1までのタップに対応する各乗算器の係数は、 $a_0=0$ 、 $a_1=1.045$ 、 $a_2=-0.045$ 、 $a_3=-0.002$ 、 $a_4=0$

右端側半分のタップに対応する各乗算器の係数は、 $a_0=-0.016$ 、 $a_1=1.269$ 、 $a_2=-0.263$ 、 $a_3=0$ 、 $a_4=0.011$ となる。

【0044】各タップのサンプル・ホールド回路にホールドされるべき電圧が

0V, 0V, 0V, 0V, 0V, 1V, 0V, 0V, 0V, 0V, 0V

であった場合、左端側8分の1のタップについて補正出力を順を追って計算すると、以下の通りになる。

されることになる。

【0045】左端側8分の1から2分の1までのタップについても同様に補正出力を順を追って計算すると、以下の通りになる。

入力	レジスタ1	レジスタ2	レジスタ3	レジスタ4	補正出力
係数	係数	係数	係数	係数	
=0	=1.045	=-0.045	=-0.002	=0	
0V	—	—	—	—	—
0V	0V	—	—	—	—
0V	0V	0V	—	—	—
0V	0V	0V	0V	—	—
0V	0V	0V	0V	0V	0V
0V	0V	0V	0V	0V	0V
1V	0V	0V	0V	0V	0V
0V	1V	0V	0V	0V	1.045V
0V	0V	1V	0V	0V	-0.045V
0V	0V	0V	1V	0V	-0.002V
0V	0V	0V	0V	1V	0V

次に、タップに接続されたサンプル・ホールド回路でサンプルされる電圧を計算する。左端側2分の1までのタップでは、補正されたビデオ電圧 f_n に対する応答が h_n

$n+1=0$, $h_n=0.957$, $h_{n-1}=0.0413$, $h_{n-2}=0.0002$ で近似できたので、以下の通りになる。

$$h_n = 0 \times f_{n+1} + 0.957 f_n + 0.0413 f_{n-1} + 0.0002 f_{n-2}$$

f_{n+1}	f_n	f_{n-1}	f_{n-2}	h_n
0V	0V	0V	0V	0V
0V	0V	0V	0V	0V
1.045V	0V	0V	0V	0.000V
-0.045V	1.045V	0V	0V	1.000V
-0.0002V	-0.045V	1.045V	0V	0.000V
0V	-0.0002V	-0.045V	1.045V	0.000V
0V	0V	-0.0002V	-0.045V	0.000V
0V	0V	0V	-0.0002V	0.000V

左端側2分の1のタップでは補正されたビデオ電圧がビデオ伝送用バス配線53上で歪んでタップに伝わり、上の表の通り、隣接するサンプル・ホールド回路で{0V, 0V, 0V, 1V, 0V, 0V, 0V}が順次サンプルされる。目的の電圧、即ち入力と等しい電圧がサンプルされることになる。

【0046】同様に右端側半分のタップに対して補正されたビデオ電圧を計算すると、{0V, -0.016V, 1.269V, -0.263V, 0V, -0.011V, 0V}となる。相互に隣接するサンプル・ホールド回路でサンプルされる電圧を同様に計算すると、

$$h_n = 0.01 \times f_{n+1} + 0.792 f_n + 0.165 f_{n-1} + 0.034 f_{n-2}$$

f_{n+1}	f_n	f_{n-1}	f_{n-2}	h_n
0V	0V	0V	0V	0V
-0.016V	0V	0V	0V	0.000V
1.269V	-0.016V	0V	0V	0.000V
-0.263V	1.269V	-0.016V	0V	0.999V
0V	-0.263V	1.269V	-0.016V	0.000V
-0.011V	0V	-0.263V	1.269V	0.000V
0V	-0.011V	0V	-0.263V	0.000V
0V	0V	-0.011V	0V	0.008V

となり、200mVの誤差が8mVの誤差に低減される。

【0047】上述の通り、ビデオ伝送用バス配線53でビデオ信号が歪んでも、どの位置に接続されているサンプル・ホールド回路が動作中であるかに応じて、トランスバーサル・フィルタ30の係数を変化させることによって、フィルタの周波数-振幅特性を逐次設定し、いずれのサンプル・ホールド回路にも、所定値の電圧をサンプルさせることができる。即ち、図1中に示したノードX、Y、Zにおける信号波形は、図4中に示したノードX0、Y0、Z0における信号波形と比較すると、歪みが抑制され所定値の電圧が得られている。

【0048】本実施の形態においては、ビデオ伝送用バス配線53に直接サンプル・ホールド回路のスイッチ及びホールド・コンデンサが接続されている。この場合、サンプル・ホールド回路が以前にホールドした電圧によって波形の歪み具合が変化してしまうので、表示の水平ブランキング期間等に、ホールド・コンデンサをリセットしておくことが望ましい。即ち、サンプル・ホールド回路群54の各サンプル・ホールド回路には、ビデオ信号を順次サンプル・ホールドさせる前に、各サンプル・

ホールド回路全部に共通の電圧をサンプルさせるようにするとよい。

【0049】また、本実施の形態においては、トランスバーサル・フィルタを構成する乗算器を単純に10ビットの乗算器としたが、各乗算器の係数 a_0 , a_2 , a_3 , a_4 の絶対値は1よりもかなり小さく、係数 a_1 が1よりも少し大きい値となるので、第0、第2、第3、第4の乗算器35-0, 2, 3, 4には、ビット数の少ないものを使用することができる。トランスバーサル・フィルタ30の段数は5段としたが、要求される精度や歪みの大きさ、さらにコストや消費電力等を勘案して適当な段数を決定するとよい。

【0050】ところで、通信技術分野で従来から使用されている可変係数のトランスバーサル・フィルタは、フィルタの出力を吟味して係数を変更するものであり、本発明におけるトランスバーサル・フィルタの係数可変機能とは異なる。また、本発明に係る表示装置のビデオ信号電圧補償回路は、単一の受信回路ではなく、多数のサンプル・ホールド回路で順次サンプルされる信号電圧を補償するものである点異なる。さらに、本発明に係る表示装置のビデオ信号電圧補償回路の対象である液晶表

示素子では、動作中にサンプル・ホールド回路の出力を検出することが困難であって、予め係数を決定しておかなければならない点異なる。

【0051】ビデオ信号伝送用バス配線の全長にわたって同時に波形の歪みの補償をすることは不可能であるが、サンプリング動作するサンプル・ホールド回路の接続されている位置が順次移動し、一時には配線の一点でのみ電圧が補償されていればよいことを利用して、実質的に配線の全長にわたって歪みを補償することが、本発明の本質的な特徴である。

【0052】図2は、本発明に係る表示装置の第2の実施の形態の回路構成図である。

【0053】第1の実施の形態は、ビデオ信号伝送用バス配線の抵抗が高いために生ずる信号の歪みを補償する場合であったのに対し、第2の実施の形態は、ビデオ信号伝送用バス配線の長さが長く、かつ、抵抗が比較的小さいために、配線の末端で反射されて戻ってくる信号が、配線を入力端から末端へ進んでいく信号と合成されて生ずるビデオ信号の歪みを補償する場合である。従って、第2の実施の形態においては、図1のビデオ信号伝送用バス配線53の抵抗 r の代わりに図2のビデオ信号伝送用バス配線53'にはインダクタンス L が表されている。また、後述の理由により、ビデオ信号伝送用バス配線53'がその特性インピーダンスで送端終端されるように、増幅器50とノードX'との間に終端抵抗器 R が挿入接続されている点が第1の実施の形態と異なっている。

【0054】第2の実施の形態におけるビデオ信号電圧補償回路20自体の構成及びトランスバーサル・フィルタの係数の設定の仕方は第1の実施の形態と同様である。即ち、ビデオ信号伝送用バス配線53'の各サンプル・ホールド回路接続タップにおけるインパルス応答に相当する応答を調べ、次にその各タップにおける信号の歪みを補償してもとの波形を再現するトランスバーサル・フィルタ30の係数を計算する。

【0055】また、図2に示すように、ビデオ信号伝送用バス配線53'周辺の構成は、ビデオ信号伝送用バス配線53'がその特性インピーダンスで送端終端される構成とすることが望ましい。ビデオ信号伝送用バス配線53'の末端を整合終端すれば反射波が発生せず問題となる信号の歪みは生じないが、ビデオ信号電圧が変化しなくても終端抵抗器 R で電力が消費されるので望ましくない。適当な抵抗値を有する終端抵抗器 R による送端終端の場合は、ビデオ信号電圧が変化しないときは終端抵抗器 R で電力が消費されず、平均の消費電力を低減することができる。

【0056】図3は、本発明に係る表示装置の第3の実施の形態の回路構成図である。

【0057】第3の実施の形態は、本発明に係る表示装置の適用対象として、特にカラー表示装置を想定したも

のである。カラー表示装置では、各原色信号相互間の干渉を回避するため、図3のビデオ信号伝送用バス配線53"に示されるように、通常、原色信号ごとにビデオ信号伝送用バス配線を配設する。1本の配線を3つの原色信号で共用して、第1又は第2の実施の形態で述べた構成によって各信号相互間の干渉を軽減することはできるが、通常、画像の各原色信号間の相関は小さいので、各原色信号ごとにビデオ信号伝送用バス配線を配設することが望ましい。

【0058】しかし、各原色信号ごとにビデオ信号伝送用バス配線を配設した場合でも、それらは平行して配置されるため、各配線間に生ずる浮遊容量に起因する各原色信号相互間の干渉が避けられず、特に大型の液晶表示素子では問題となる。

【0059】そこで、本発明に係る表示装置のビデオ信号電圧補償回路を用いて、ビデオ信号伝送用バス配線53"の駆動信号に干渉を軽減する補償信号を加える。但し、バス配線上のサンプル・ホールド回路の接続されるタップ位置によって干渉の度合いが異なり、かつ、補償信号による効果もタップ位置によって異なる。従って、第1及び第2の実施の形態と同様に、サンプリング動作中のサンプル・ホールド回路の接続されているタップ位置に応じて動的に干渉軽減用補償電圧の大きさを変更する。

【0060】上述のような3原色信号のビデオ信号伝送用バス配線における信号の歪みの補償及び干渉の軽減を行うため、第3の実施の形態におけるビデオ信号電圧補償回路は、以下のように構成されている。

【0061】ビデオ信号電圧補償回路は、赤用、緑用、青用の3組が配設されているが、それぞれ同様の構成を有しているため、図3には赤用ビデオ信号電圧補償回路20Rのみ示してあり、その構成について説明する。

【0062】赤用ビデオ信号電圧補償回路20Rには、赤用トランスバーサル・フィルタ30RR、緑用トランスバーサル・フィルタ30GR、青用トランスバーサル・フィルタ30BRが備えられており、各トランスバーサル・フィルタの係数は、水平位置カウンタ41のカウント値に応じた係数可変回路42からの出力に応じて変更される。

【0063】各トランスバーサル・フィルタの構成自体は第1又は第2の実施の形態におけるトランスバーサル・フィルタと同様の構成であるが、その役割は、赤用ビデオ信号電圧補償回路20R内では、以下のように割り当てられている。即ち、赤用トランスバーサル・フィルタ30RRは赤色ビデオ信号の歪みの補償を行い、緑用トランスバーサル・フィルタ30GRは赤色ビデオ信号における緑色ビデオ信号との干渉の軽減を行い、青用トランスバーサル・フィルタ30BRは赤色ビデオ信号における青色ビデオ信号との干渉の軽減を行う。

【0064】そして、赤用トランスバーサル・フィルタ

30RR、緑用トランスバーサル・フィルタ30GR、青用トランスバーサル・フィルタ30BRからの出力は、加算器43により加算され、DA変換器44によりDA変換されて、増幅器50を介してビデオ信号伝送用バス配線53の赤用の配線に入力される。

【0065】緑用、青用ビデオ信号電圧補償回路も、緑色、青色ビデオ信号に対して同様に信号の歪みの補償及び干渉の軽減を行い、補償された緑色、青色ビデオ信号はそれぞれビデオ信号伝送用バス配線53の緑色、青色の配線に入力される。

【0066】尚、ビデオ信号伝送用バス配線に生ずる浮遊容量は信号電圧によって変化することがあるので、上記各実施の形態において、トランスバーサル・フィルタの係数を決定するときの条件として、さらに、浮遊容量のビデオ信号電圧依存性を考慮し、トランスバーサル・フィルタの係数を変化させてもよい。例えば、ビデオ信号電圧の平均値を参照してトランスバーサル・フィルタの係数を選んでもよい。

【0067】

【発明の効果】本発明に係る表示装置によれば、入力されるビデオ信号を順次サンプル・ホールドする複数のサンプル・ホールド回路からなるサンプル・ホールド回路群を有するマトリクス型表示素子におけるサンプル・ホールド回路群が接続されたビデオ信号伝送用バス配線の前段に配設されたビデオ信号電圧補償回路であって、サンプル・ホールド回路群にビデオ信号を供給するビデオ信号伝送用バス配線上で生ずるビデオ信号の波形の歪みを補償するフィルタを有し、かつ、ビデオ信号伝送用バス配線のいずれの位置に接続されているサンプル・ホールド回路が動作中であるかに応じて、フィルタの補償に関する係数が変更されるものを備えたものとしたので、いずれのサンプル・ホールド回路が動作中であるかにより、当該サンプル・ホールド回路に入力される信号の歪

みが最も良く補償できるように、フィルタの信号補償に関する係数が変更され、上記マトリクス型表示素子のビデオ信号伝送用バス配線上に生ずるビデオ信号波形の歪みや平行して伝送される3原色ビデオ信号相互間の干渉を軽減して、高表示品質で高解像度の表示装置を提供することができる。また、高価な、あるいは消費電力の大きいアナログビデオ信号処理回路を多用しないので、製造コストを低減し表示装置の消費電力を低減することができる。

【図面の簡単な説明】

【図1】本発明に係るマトリクス型表示素子のビデオ信号電圧補償回路の第1の実施の形態の回路構成図。

【図2】本発明に係るマトリクス型表示素子のビデオ信号電圧補償回路の第2の実施の形態の回路構成図。

【図3】本発明に係るマトリクス型表示素子のビデオ信号電圧補償回路の第3の実施の形態の回路構成図。

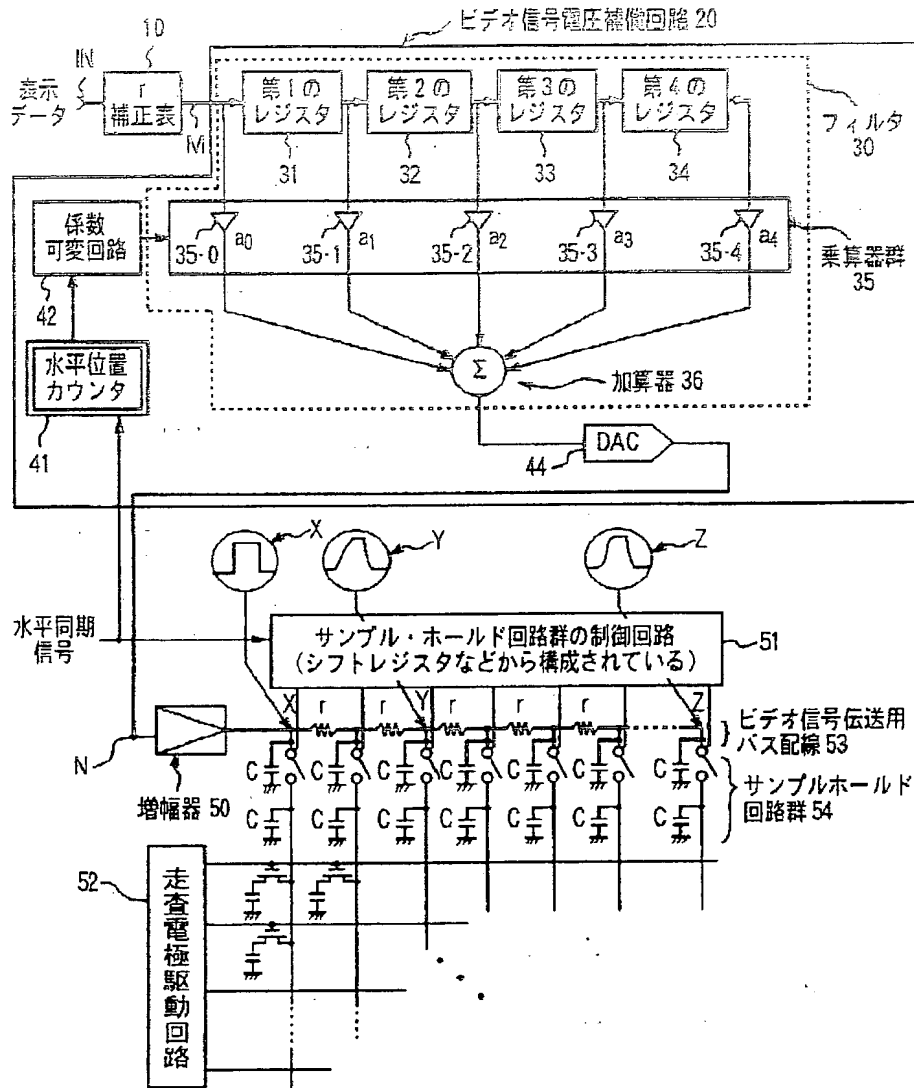
【図4】従来のアクティブマトリクス型液晶表示素子の構成を示した説明図。

【符号の説明】

- 10 γ 補正表回路
- 20 ビデオ信号電圧補償回路
- 30 フィルタ（トランスバーサル・フィルタ）
- 31, 32, 33, 34 レジスタ
- 35 乗算器群
- 36, 43 加算器
- 40, 44 DA変換器
- 41 水平位置カウンタ
- 42 係数可変回路
- 51 サンプル・ホールド回路群の制御回路
- 52 走査電極駆動回路
- 53, 53', 53" ビデオ信号伝送用バス配線
- 54, 54" サンプル・ホールド回路群
- 60 ビデオ・バス駆動回路

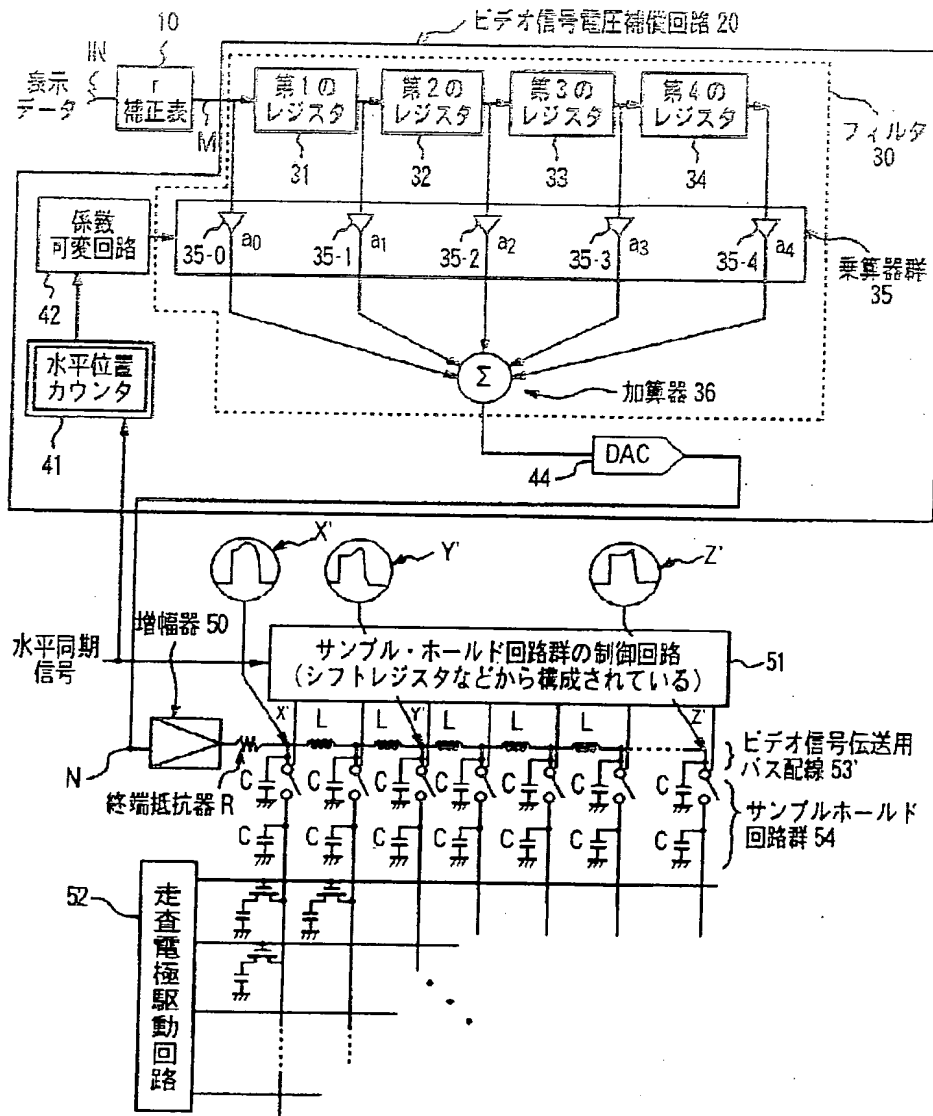
BEST AVAILABLE COPY

[図1]



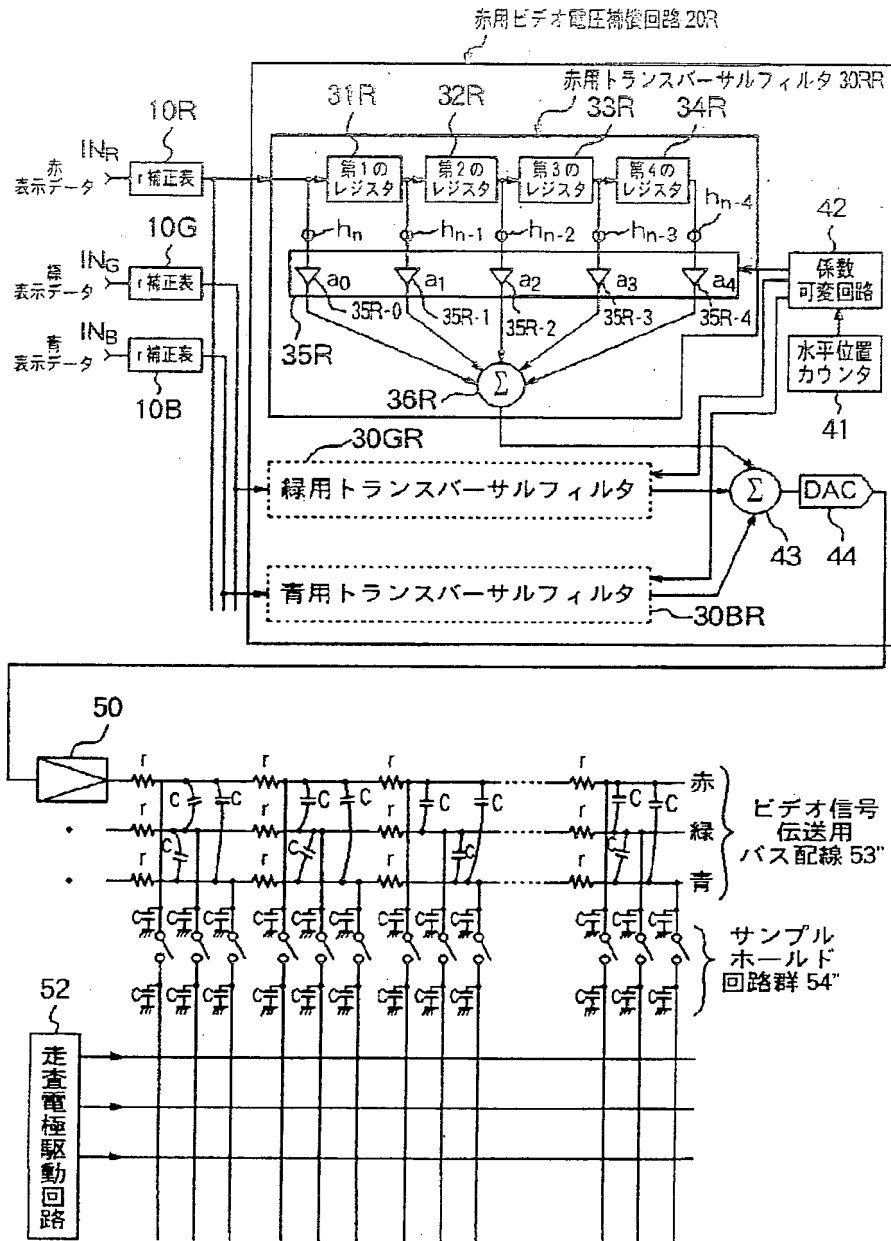
BEST AVAILABLE COPY

【図2】



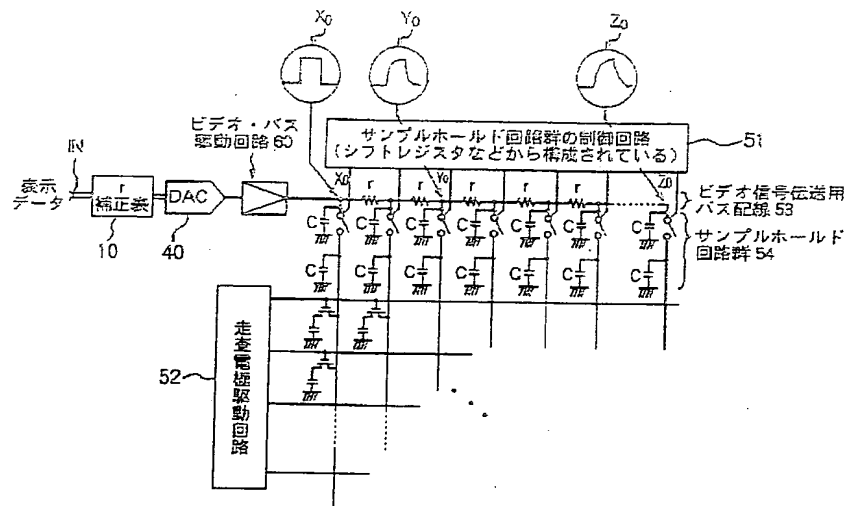
BEST AVAILABLE COPY

【図3】



BEST AVAILABLE COPY

[図4]



BEST AVAILABLE COPY

THIS PAGE BLANK (USPTO)